

BiSS C REGISTER ZUGRIFF IM DETAIL

Aufbau eines einzelnen, vollständigen SCD-Zyklus

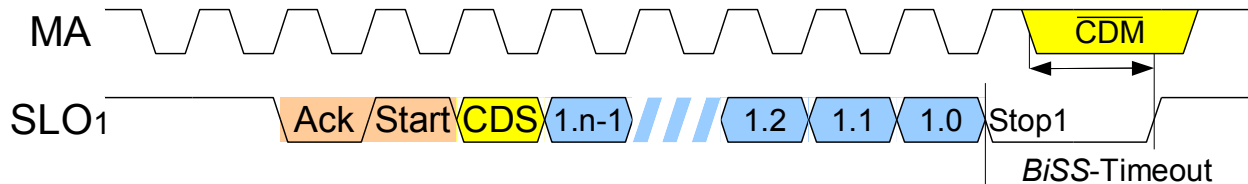


Bild 1: BiSS-Frame (SCD bei Punkt-zu-Punkt-Konfiguration)

- Das CDM Bit wird invertiert mit dem MA Takt übertragen.
- Das CDS Bit ist die Reaktion eines Slaves und diese Reaktion wird erst im kommenden Zyklus an den Master übertragen.
- Jeder SCD-Zyklus endet mit dem *BiSS* Timeout.

Aufbau eines einzelnen, beginnenden Registerzuges

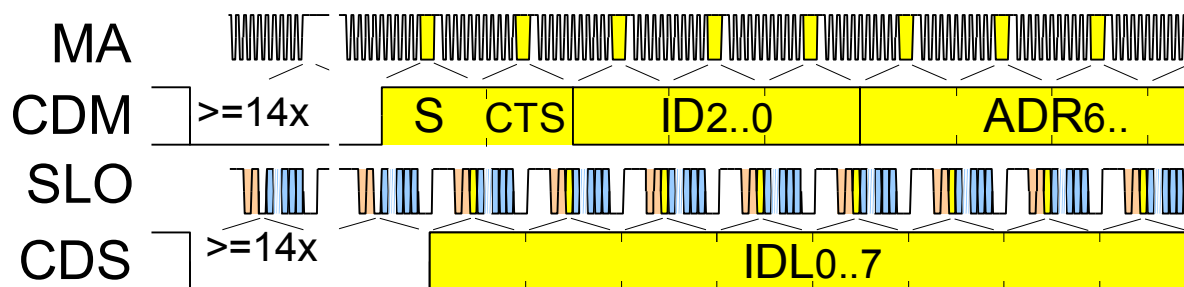


Bild 2: BiSS-Frame (Registerzugriff)

- Mindestens 14 SCD-Zyklen mit "CDM = 0" sind erforderlich, um das Abbrechen des möglichen, vorherigen Ablaufes sicherzustellen.
- "START = 1" signalisiert allen Slaves den Anfang der Steuerungskommunikation.
- "CTS = 1" signalisiert allen Slaves den Registerzugriff.
- CDS signalisiert mit den "IDL"-Bits dem Master wieviele der 8 möglichen *BiSS* ID's belegt wurden.
- Das "IDL" ID Locking signalisiert jedem *BiSS* Slave seine *BiSS* ID auf dem *BiSS* Bus.